

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-076805

(43)Date of publication of application : 15.03.2002

(51)Int.Cl. H03G 3/20  
 H03G 3/30  
 H04B 1/16  
 H04B 1/30  
 // H04L 27/22

(21)Application number : 2000-258597

(71)Applicant : SHARP CORP

(22)Date of filing : 29.08.2000

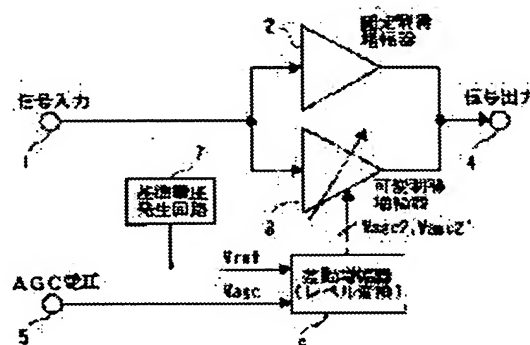
(72)Inventor : ISODA HIROSHI

## (54) AGC AMPLIFIER CIRCUIT AND RECEIVER EMPLOYING IT

## (57)Abstract:

PROBLEM TO BE SOLVED: To provide an AGC amplifier circuit that can suppress dispersion in a minimum gain.

SOLUTION: The AGC amplifier circuit consists of a parallel connection of a fixed gain amplifier 3 whose gain is not controlled by an AGC voltage and a variable gain amplifier 3 whose gain is controlled by the AGC voltage, and the gain of the AGC amplifier circuit is changed by the variable gain amplifier 3 when the AGC voltage is within a prescribed voltage range and constant by the fixed gain amplifier 2 when the AGC voltage is at the outside of the prescribed voltage range. The minimum gain of the AGC amplifier circuit is selected equally to the gain of the fixed gain amplifier.



## LEGAL STATUS

[Date of request for examination] 26.07.2002

[Date of sending the examiner's decision of rejection] 22.07.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection] 2003-16056

[Date of requesting appeal against examiner's] 21.08.2003

decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-76805  
(P2002-76805A)

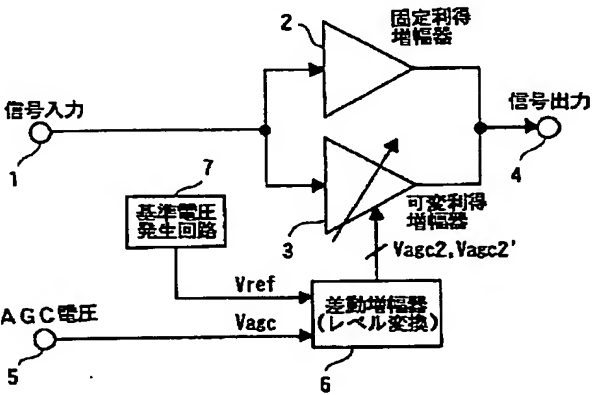
(43) 公開日 平成14年 3月15日 (2002.3.15)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード <sup>*</sup> (参考)
H 0 3 G	3/20	H 0 3 G 3/20	C 5 J 1 0 0
	3/30	3/30	B 5 K 0 0 4
H 0 4 B	1/16	H 0 4 B 1/16	R 5 K 0 6 1
	1/30	1/30	
// H 0 4 L	27/22	H 0 4 L 27/22	Z
審査請求 未請求 請求項の数6 O L (全 9 頁)			

(21) 出願番号	特願2000-258597 (P2000-258597)	(71) 出願人	000005049 シャープ株式会社 大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成12年 8月29日 (2000.8.29)	(72) 発明者	磯田 浩 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(74) 代理人	100085501 弁理士 佐野 静夫
		Fターム (参考)	5J100 JA01 KA05 LA00 LA09 QA01 QA03 SA02 5K004 AA01 AA05 BA02 FA05 FG02 FH04 5K061 AA11 BB10 CC08 CC52 CD03

(54) 【発明の名称】 AGC増幅回路及びそれを用いた受信装置

(57) 【要約】  
【課題】 最小利得のバラツキを抑えることができるAGC増幅回路を提供する。  
【解決手段】 AGC増幅回路は、利得がAGC電圧により制御されない固定利得増幅器2と、利得がAGC電圧により制御される可変利得増幅器3とを並列に接続して成り、AGC電圧が所定の電圧範囲内では可変利得増幅器3により利得が変化し、所定電圧範囲外では固定利得増幅器2により利得が一定になる。AGC増幅回路の最小利得が固定利得増幅器の利得と等しく設定されている。



**【特許請求の範囲】**

【請求項 1】利得が AGC 電圧により制御されない固定利得増幅器と、

利得が AGC 電圧により制御される可変利得増幅器と、前記 AGC 電圧が所定の電圧範囲内では前記可変利得増幅器により利得が変化し、前記所定電圧範囲外では前記固定利得増幅器により利得が一定になることを特徴とする AGC 増幅回路。

【請求項 2】AGC 増幅回路の最小利得が前記固定利得増幅器の利得と等しく設定されていることを特徴とする請求項 1 に記載の AGC 増幅回路。

【請求項 3】利得が AGC 電圧により制御されない固定利得増幅器と、利得が AGC 電圧により制御される可変利得増幅器と、前記固定利得増幅器と可変利得増幅器に同一の信号を入力する入力手段とから成り、前記可変利得増幅器の出力が前記固定利得増幅器の出力を超えると、可変利得増幅器の出力に代えて前記固定利得増幅器の出力が出力端子へ導出されることを特徴とする AGC 増幅回路。

【請求項 4】前記固定利得増幅器と可変利得増幅器は負荷抵抗を共通にして接続された第 1、第 2 差動増幅回路で構成され、その可変利得増幅器を構成する第 2 差動増幅回路において AGC 電圧が印加されるとともに前記負荷抵抗に接続されたトランジスタが AGC 電圧によってカットオフすると、前記固定利得増幅器を構成する第 1 差動増幅回路の出力電流のみが前記負荷抵抗に流れ、そのとき負荷抵抗に生じる電圧が固定利得の出力として出力端子へ導出されることを特徴とする請求項 3 に記載の AGC 増幅回路。

【請求項 5】受信した高周波信号を増幅する第 1 の可変利得増幅回路と、増幅された高周波信号を中間周波数又はベースバンドに周波数変換するミキサと、該ミキサの出力を増幅する第 2 の可変利得増幅回路と、AGC 電圧を第 2 の可変利得増幅回路に与えるとともに第 1 の可変利得増幅回路に遅延して与える AGC 電圧制御回路とを備える衛星放送受信装置において、前記第 2 の可変利得増幅回路が、利得が AGC 電圧により制御されない固定利得増幅器と、利得が AGC 電圧により制御される可変利得増幅器と、前記固定利得増幅器と可変利得増幅器に同一の信号を入力する入力手段とから成り、前記可変利得増幅器の出力が前記固定利得増幅器の出力を超えると、可変利得増幅器の出力に代えて前記固定利得増幅器の出力が出力端子へ導出されることを特徴とする衛星放送受信装置。

【請求項 6】前記固定利得増幅器と可変利得増幅器は負荷抵抗を共通にして接続された第 1、第 2 差動増幅回路で構成され、その可変利得増幅器を構成する第 2 差動増幅回路において AGC 電圧が印加されるとともに前記負荷抵抗に接続されたトランジスタが AGC 電圧によってカットオフすると、前記固定利得増幅器を構成する第 1

差動増幅回路の出力電流のみが前記負荷抵抗に流れ、そのとき負荷抵抗に生じる電圧が固定利得の出力として出力端子へ導出されることを特徴とする請求項 5 に記載の衛星放送受信装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、デジタル衛星放送受信装置における増幅回路に関するものである。

**【0002】**

【従来の技術】デジタル衛星放送受信装置の構成の一例としてダイレクトコンバージョン方式の受信装置のブロック図を図 5 に示す。図 5 は大きく分けてアンテナ部 32、チューナ部 33 及びデジタル信号処理部 34 の 3 つのブロックで構成される。アンテナ部 32 において、受信アンテナ 14 は、上空の静止衛星からの 12 GHz 帯の衛星放送デジタル信号を受信する。

【0003】アンテナ直下に取り付けられた LNB (Low Noise amplifier and BlockDown Converter) 15 は、受信アンテナ 14 で受信した微弱な衛星放送デジタル信号を低雑音、高利得のアンプで増幅するとともに、12 GHz 帯の信号を 950 MHz ~ 2150 MHz にダウンコンバートし、チューナ部 33 に供給する。

【0004】チューナ部 33 において、RF AGC 増幅回路 16 は、LNB 15 でダウンコンバートされた 950 MHz ~ 2150 MHz の信号を広帯域増幅するので、利得制御電圧  $V_{agc1}$  により利得を変えることができる。RF AGC 増幅回路 16 の AGC 電圧  $V_{agc}$  に対する利得の特性（一点鎖線）K を図 6 に示す。ミキサ回路 17、18 は回路構成及びその入力信号については全く同じであるが、別途供給されるローカル信号の位相がミキサ回路 17 とミキサ回路 18 では  $90^\circ$  の位相差を持っている。

【0005】また、ダイレクトコンバージョン方式であるため、ミキサ 17、18 に供給される入力信号とローカル信号の周波数は同一で、ベースバンド信号に直接周波数変換される。上記ミキサ回路 17、18 に  $90^\circ$  の位相差のローカル信号を供給するため、VCO（電圧制御発振器）20 と PLL（Phase Locked Loop）23 により、基準クロックと同等の周波数精度に保たれた、受信チャンネルに正確に同調したローカル信号をミキサ回路 17 へは直接、ミキサ回路 18 へは  $90^\circ$  移相器を介してそれぞれ供給している。

【0006】BB（ベースバンド）AGC 増幅回路 21、22 は、周波数変換されたベースバンド信号を利得制御電圧  $V_{agc2}$  に応じた利得だけ増幅する。BB AGC 増幅回路 21、22 の AGC 電圧  $V_{agc}$  に対する利得の特性（二点鎖線）K2 を図 6 に示す。

【0007】この段階で BB AGC 増幅回路 21、22 の出力レベルは、RF AGC 増幅回路 16 に入力された信号レベルの変動範囲にかかわらず、一定となるよ

うに、AGC電圧制御回路31で利得制御電圧 $V_{agc1}$ 及び $V_{agc2}$ が調整されている。これは、後段の回路の利得が一定であるためである。

【0008】LPF（ローパスフィルタ）24、25は、希望受信信号以外の隣接チャンネル信号等の不要な周波数成分を取り除くためのフィルタで利得は持っていない。また、受信信号の帯域に応じてカットオフ周波数を変更している。BB（ベースバンド）増幅回路26、27は利得固定の増幅器で、デジタル信号処理に必要なレベルまでベースバンド信号を増幅する。

【0009】デジタル信号処理部34において、アナログ信号処理により、十分なレベルまで増幅されたベースバンド信号は、最終的にA/D（Analog/Digital）変換器28、29により、デジタル信号に変換された後、QPSK復調回路30によりデジタル信号処理が行われ、送信前の元のI及びQ信号に復調される。チューナ部33は、受信性能を最大限に発揮するために、デジタル信号処理部34からのAGC電圧 $V_{agc}$ により、出力レベルを一定に保つように制御されている。

【0010】チューナ部33に加えられたAGC電圧 $V_{agc}$ は、AGC電圧制御回路31により、 $V_{agc1}$ 及び $V_{agc2}$ の2つの制御電圧となり、 $V_{agc1}$ でRF AGC増幅回路16の利得を、 $V_{agc2}$ でBB AGC増幅回路21、22の利得をそれぞれ制御し、BB増幅回路28、29の出力レベルが一定となるようにしている。この時の出力レベルのピーク値はA/D変換器28、29の入力ダイナミックレンジを超えないレベルとなっている。

【0011】上記AGC電圧 $V_{agc}$ により受信装置の利得を制御する方法について、図5のRF AGC増幅回路16、ミキサ回路17、BB AGC増幅回路21、LPF回路24、BB増幅回路26、A/D変換器28の系を用いて説明する。

【0012】本受信装置でのAGC電圧 $V_{agc}$ とRF AGC増幅回路16及びBB AGC増幅回路21の利得特性及び受信装置の総合利得特性を図6に、この時の各段の利得配分を図7に示す。RF AGC増幅回路16への入力レベルが全く無い状態では、AGC電圧 $V_{agc}$ は0となり、RF AGC増幅回路16とBB AGC増幅回路21は利得が最大の状態となる。

【0013】RF AGC増幅回路16への入力レベルが上昇するとともに、BB増幅回路26の出力レベルが上昇し、A/D変換器28の変換値が設定を超えようになると、QPSK復調回路30からのAGC電圧 $V_{agc}$ が上昇を始め、受信装置の利得が下がり始める。このとき、図6に示すように、AGC電圧 $V_{agc}$ が $V_{set}$ 以下では、RF AGC増幅回路16の利得は下らず、BB AGC増幅回路21の利得のみが減少する。

【0014】さらに入力レベルが上昇し、AGC電圧 $V_{agc}$ が $V_{set}$ を超えると、BB AGC増幅回路21

の利得は $GBBmin$ で安定する（AGC電圧が上昇しても、利得は下がらない）と同時に今度はRF AGC増幅回路16の利得が $GRFmax$ から減少してゆく。この両者の働きにより、チューナ部33の利得はAGC電圧の上昇とともに減少し、最終的にA/D変換器28の変換値と入力範囲設定値との差がある範囲に収まったところでAGC電圧 $V_{agc}$ の上昇は止まり、安定する。

【0015】上記RF AGC増幅回路16とBB AGC増幅回路21のそれぞれ特徴をもった、利得調整の作用を実現するために、AGC電圧制御回路31はチューナ部33に入力されたAGC電圧 $V_{agc}$ が $V_{set}$ に達するまではBB AGC増幅回路21の利得制御電圧 $V_{agc2}$ のみを調整し、RF AGC増幅回路16の利得制御電圧 $V_{agc1}$ は最大利得 $GRFmax$ を維持するように制御している。

【0016】AGC電圧 $V_{agc}$ が $V_{set}$ を超えると、今度はBB AGC増幅回路21の利得制御電圧 $V_{agc2}$ を固定し、 $GBBmin$ の利得を維持するようにし、代わりにRF AGC増幅回路16の利得制御電圧 $V_{agc1}$ を制御して、チューナ部33の利得を減少させ、BB増幅回路26の出力レベルがA/D変換器28の規定した入力レベルを超えないように制御する。

【0017】このような利得制御（即ち、AGC増幅回路16のAGC動作をBB AGCよりも遅延させて行なう利得制御）を行う理由は、受信装置におけるNF（雑音指数）特性が良好な領域をできるだけ広くするためである。そのため、アンテナ部32からチューナ部33への入力レベルが比較的低い領域においては、RF AGC増幅回路16の利得を最大に維持した上で、チューナ部33における総合利得を下げるために、BB AGC増幅回路21の利得を調整している。

【0018】さらに、チューナ部33への入力レベルがさらに大きくなった場合、前記制御においては、BB AGC増幅回路21の利得を下げずにRF AGC増幅回路16の利得を下げる制御が行われる。これは、チューナ部への入力レベルが大きくなると、図7に示すように、ミキサ回路17への入力レベルが増加し、IM（相互変調歪）特性の劣化が問題となるため、RF AGC増幅回路16の利得を下げ、ミキサ回路17への過大な入力レベルを避ける為である。また、BB AGC増幅回路21の利得を一定値（ $GBBmin$ ）で維持して、それ以上低くしないのも、ミキサ回路17及びBB AGC増幅回路21への入力レベルが大きくなりすぎるのを押さえるためでもある。

【0019】前記利得制御において、RF AGC増幅回路16の利得制御電圧 $V_{agc1}$ は、AGC電圧 $V_{agc}$ が $V_{set}$ 電圧より大きくなった時点で利得制御が始まり、AGC電圧 $V_{agc}$ が大きくなるに従って、利得を下げる方向に利得制御電圧 $V_{agc1}$ を制御する。

一方、BB AGC増幅回路21の利得制御電圧 $V_{agc2}$ については、AGC電圧 $V_{agc}$ が $V_{set}$ を超えた時に、BB AGC増幅回路21の利得が $GBBmin$ に正確に固定される必要がある。

【0020】この作用を実現する方法を図10、この時の利得制御電圧 $V_{agc2}$ の状態を図11にそれぞれ示す。図10において、振幅制限回路35には、入力端子11を通して供給されるAGC電圧 $V_{agc}$ とその $V_{agc}$ の最大レベルを制限する電圧レベル $V_{est'}$ が基準電圧発生回路12より加えられる。

【0021】図11 (ハ) に示すように、振幅制限回路35から出力される振幅制限電圧 $V_{agc'}$ と基準電圧発生回路12から供給される基準電圧 $V_{ref}$ は、電圧 $V_c$ でクロスするような関係となっており、AGC電圧 $V_{agc}$ が出力制限電圧値 $V_{set'}$ 以上になると、振幅制限電圧 $V_{agc'}$ は一定電圧 $V_{BBGmin}$ に固定される。この基準電圧 $V_{ref}$ と振幅制限電圧 $V_{agc'}$ を差動増幅器13により、DCオフセットレベル及び差動電位差を調整することで、可変利得増幅器3において、AGC電圧 $V_{agc}$ に対応した利得制御を行うことができる。

【0022】ところで、この最小利得 $GBBmin$ が変化すると、前述したように、ミキサ回路17及BB AGC増幅回路21への入力レベルが変動することになる。ここで、入力レベルが1dB変動すると、問題となる3次のIM成分は3dB変化するので、IM特性は2dBの劣化を招く。従って、BB AGC増幅回路21における利得制御においては、BB AGC増幅回路21自体の利得制御電圧 $V_{agc2}$ に対する利得可変特性もさることながら、最小利得時における利得制御電圧 $V_{agc2}$ の動作温度、回路電圧レベル及び回路構成素子のばらつきを含めて変動を最小限に押さえる必要がある。図10の従来技術では、AGC電圧 $V_{agc}$ の電圧を振幅制限回路35により制限することで、BB AGC増幅回路21の最小利得 $GBBmin$ を決定していた。

【0023】

【発明が解決しようとする課題】この場合、最小利得 $GBBmin$ の絶対値は、BB AGC増幅回路21を構成する回路ブロックにおいて、可変利得増幅器3、差動増幅器13及び振幅制限回路35それぞれの動作温度及び動作電圧の変動、そして回路素子定数のばらつきに対する変動により変動するが、特に、可変利得増幅器3の利得対電圧感度は高く、例えば差動電位差が約 $7\mu V$ 変化すると、利得が1dB変化するため、利得制御電圧 $V_{agc2}$ のばらつきによる利得変動が大きい。

【0024】よって、図8に示すように、RF AGC増幅回路16とBB AGC増幅回路21の利得制御切替え点を決める制御電圧 $V_{set}$ はほとんど変動しないため、BB AGC増幅回路21の利得特性の傾きが変

化することにより、この最小利得 $GBBmin$ の絶対値が変動する。従って、この最小利得 $GBBmin$ をIM特性に影響を与えず、受信性能上、問題の無い一定の範囲内に収まるような工夫を行うことが必要となる。

【0025】しかしながら、このような回路を集積回路において実現する場合、それぞれの回路ブロックで回路素子定数のばらつきにより発生する変動の幅を小さくするには限界があり、従って複数の回路の組合せにより機能を実現する場合、総合的な特性の変動を少なくすることは非常に困難であった。

【0026】

【課題を解決するための手段】この問題を解決するため本発明では、BB AGC増幅回路21において、AGC電圧 $V_{agc}$ が $V_{set}$ 以上の領域における最低利得を実現するために、図10に示すような可変利得増幅器3への利得制御電圧 $V_{agc2}$ 及び $V_{agc2'}$ 自体を振幅制限回路35でのAGC電圧 $V_{agc}$ の制限により行うのではなく、図1 (本発明) に示すように、利得がAGC電圧 $V_{agc}$ 依存しない固定利得増幅器2と可変利得増幅器3とを並列に接続し、かつ振幅制限回路35を廃止するシステムを提案する。図1で構成されるBB

AGC増幅回路では、可変利得増幅器3は従来の可変利得増幅器そのまま、固定利得増幅器2の利得を、BB AGC増幅回路の最小利得 $GBBmin$ に設定する。

【0027】前記2つの固定利得増幅器2と可変利得増幅器3を並列に設けると、従来の方式と同じようにAGC電圧 $V_{agc}$ が大きくなるにつれて可変利得増幅器3の利得は小さくなるが、固定利得増幅器2の利得に近づくにつれて、可変利得増幅器3の影響は無くなり、代わりに固定利得増幅器2の利得がこのBB AGC増幅回路21の最小利得となる。

【0028】この固定利得増幅器2の利得はAGC電圧 $V_{agc}$ の変動の影響を受けないため、この固定利得増幅器2における動作温度、電圧の変動及び回路素子のばらつきによる利得変動を最小限に抑えることのみで、BB AGC増幅回路21の最小利得 $GBBmin$ のばらつきを抑えることができる。

【0029】

【発明の実施の形態】図1に本発明の実施形態に係るAGC増幅回路を示す。このAGC増幅回路は例えば前述のBB AGC増幅回路21として用いられる。図1において、1は信号入力端子、2はAGC電圧に依存しない固定利得増幅器、3は可変利得増幅器、4は信号出力端子、5はAGC電圧入力端子、6はレベル変換用の差動増幅器、7は基準電圧発生回路である。ここで、基準電圧発生回路7は、集積回路では一般的なバンドギャップ定電圧回路で、温度、電源電圧の変動を受けにくくっており、安定な基準電圧 $V_{ref}$ を供給できる。端子1から入力した信号はそれぞれ、固定利得増幅器2と可変利得増幅器3に入力される。

【0030】図2は前記差動増幅器6の具体的構成例を示している。T1、T2は差動対を構成するNPN型のトランジスタであって、それらのコレクタはそれぞれ抵抗R11、R12を介して電源ライン接続され、エミッタは定電流源200に接続されている。トランジスタT1のベースにはAGC電圧が入力され、T2のベースには基準電圧Vrefが印加される。トランジスタT1、T2のコレクタからは、それぞれAGC電圧Vagc2'、Vagc2が出力される。これらのAGC電圧Vagc2'、Vagc2はAGC電圧Vagcに応じて図4(ロ)に示されるように変化する。

【0031】図1のAGC増幅回路では、図4(イ)に示すようにAGC電圧Vagcが大きくなるにつれて可変利得増幅器2の利得は小さくなるが、固定利得増幅器2の利得より大きいときには可変利得増幅器3の利得がBB AGC増幅回路の利得となり、可変利得増幅器3の利得が固定利得増幅器2の利得より小さい時には固定利得増幅器2の利得がBB AGC増幅回路全体の利得となる。

【0032】図3は前記固定利得増幅器2と可変利得増幅器3の具体的回路構成例を示している。同図において、NPN型のトランジスタQ1、Q2、抵抗R1、定電流源39、40は固定利得増幅器2を構成している。また、NPN型のトランジスタQ3~Q8、抵抗R2、定電流源45、46は可変利得増幅器3を構成している。負荷抵抗R3、R4は固定利得増幅器2と可変利得増幅器3に共通に使用されている。固定利得増幅器2は差動増幅器となっており、一方、利得増幅器3は二重平衡差動増幅器となっている。

【0033】入力信号S1、S2は互いに差動をなす信号(差動信号)であり、端子54、55から固定利得増幅器2の差動対トランジスタQ1、Q2のベースに供給されるとともに、可変利得増幅器3の下段差動対を成すトランジスタQ3、Q4のベースに供給される。端子52、53から入力されるAGC電圧Vagc2は可変利得増幅器3の上段差動対を成すトランジスタQ5~Q8のうち、トランジスタQ5、Q8のベースに与えられ、Vagc2と差動をなすVagc2'はトランジスタQ6、Q7のベースに与えられる。端子51からは直流電源電圧Vccが与えられる。

【0034】次に図3の動作を説明する。今、入力AGC電圧Vagc2がVagc2'よりも高く、しかもそれらの電位差が大きいときには、トランジスタQ5とQ8を流れる電流が多くなり、負荷抵抗R3、R4を流れる信号電流も大きくなって可変利得増幅器3の利得が高くなる。その結果、入力信号S1、S2は大きく増幅されて、出力端子56、57に導出される。Vagc2とVagc2'の電位差が小さくなると、出力端子56、57に導出される電圧(出力電圧)も小さくなる。一方、固定利得増幅器2の利得は非常に小さいので、そ

の出力信号は無視してもよい。従って、出力端子56、57に導出されるのは、専ら可変利得増幅器3で増幅された信号である。

【0035】次に、Vagc2とVagc2'の差が小さくなって、ついにVagc2とVagc2'の大小が逆転しても、その差が小さければトランジスタQ5、Q8はONしているが、その差が大きくなると、トランジスタQ5、Q8がOFFという状態になる。

【0036】この状態では、負荷抵抗R3、R4に流れる電流は固定利得増幅器2のトランジスタQ1、Q2の出力電流だけである。つまり、可変利得増幅器3は実質的に不動作で、固定利得増幅器2のみが動作する状態となり、BB AGC増幅回路21の利得は固定利得増幅器2の利得(即ち、GBBmin)となる。

【0037】上記実施形態によれば、可変利得増幅器3の利得がAGC電圧Vagcが大きくなるにしたがって、動作温度、電圧及び回路素子定数のばらつきにより、利得特性が変化しても、可変利得増幅器3の利得が固定利得増幅器2の利得より小さい領域では、BB AGC増幅回路全体の最小利得GBBminは、固定利得増幅器2の利得でのみ決定される。

【0038】また、この最小利得GBBminのばらつきは、固定利得増幅器2固有の利得のばらつきでのみ決定され、可変利得増幅器3の利得変動の影響を受けない。これにより、IM特性の最小利得GBBminのばらつきによる変動を最小限に抑えることが可能になる。

【0039】

【発明の効果】以上詳述したように、本発明を用いることにより、例えばBB AGC増幅回路の最小利得のばらつきを抑えることができ、結果としてデジタル衛星放送受信装置の受信性能のばらつき、つまりIM特性のばらつきを抑えることができる。

【図面の簡単な説明】

【図1】本発明の一実施形態に係るAGC増幅回路を示すブロック回路図

【図2】図1の一部の構成を具体的に示す回路図

【図3】図1の他の一部を具体的に示す回路図

【図4】図1の動作を説明するための特性図

【図5】デジタル衛星放送受信装置のブロック回路図

【図6】AGC増幅回路のAGC特性を示す図

【図7】デジタル衛星放送受信装置のチューナ部における各段の利得配分を示す図

【図8】従来例におけるAGC増幅回路の最小利得のバラツキを示す図

【図9】本発明におけるAGC増幅回路の最小利得のバラツキを示す図

【図10】従来のAGC増幅回路を示すブロック回路図

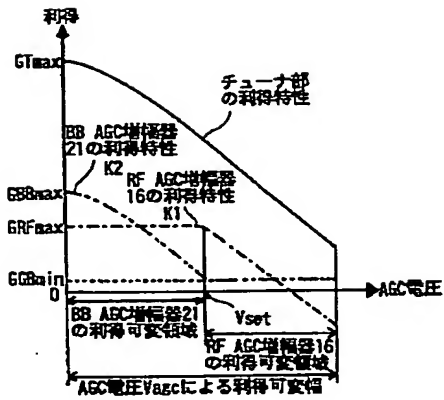
【図11】従来例におけるAGC増幅回路の特性を示す図

【符号の説明】

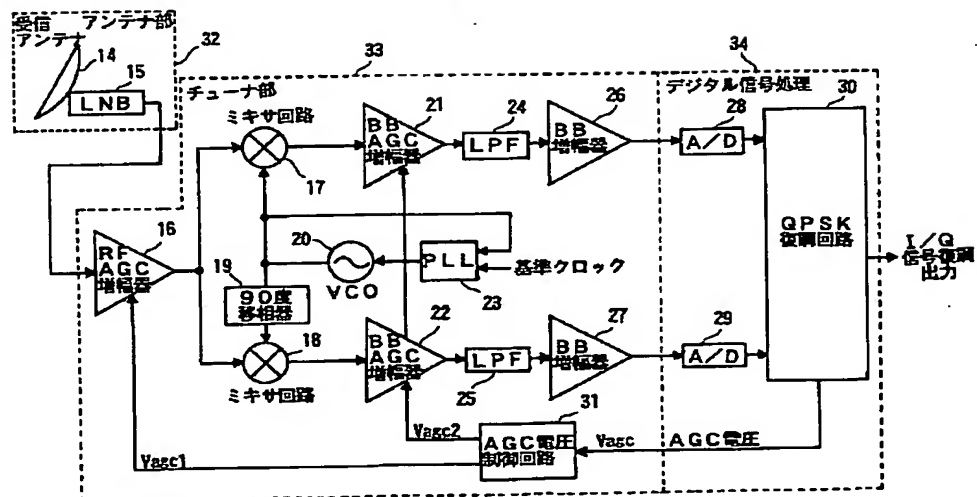




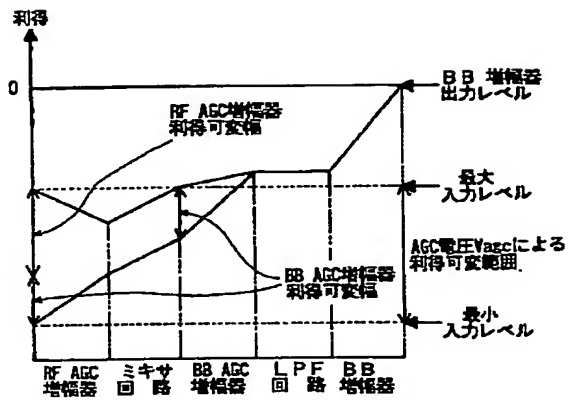
【图 6】



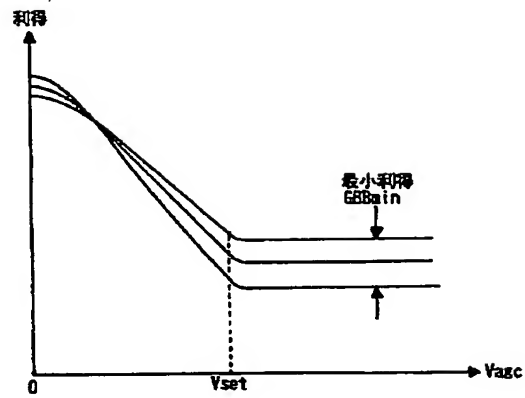
【图5】



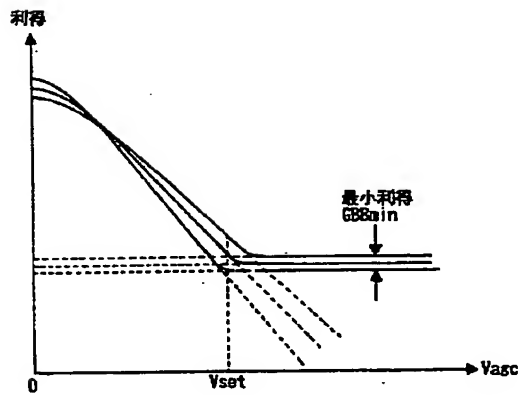
【図7】



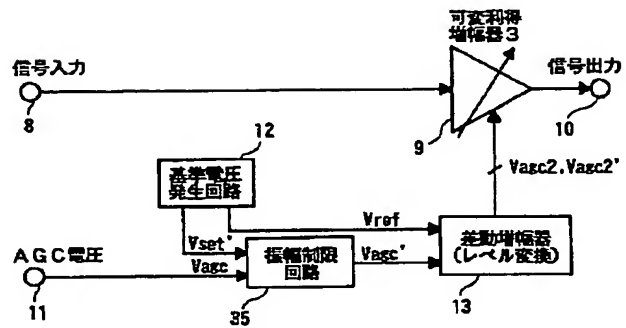
【図8】



【図9】



【図10】



【図11】

